

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-313013

(43)Date of publication of application : 09.11.1999

(51)Int.Cl.

H04B 3/10

H03H 21/00

H04B 3/06

(21)Application number : 10-170940

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 18.06.1998

(72)Inventor : HAYASHI SHUICHI
KUBO HIROTSUGU
UCHIKI TATSUYA
MURAKAMI KEIJI
MIYAKE MAKOTO

(30)Priority

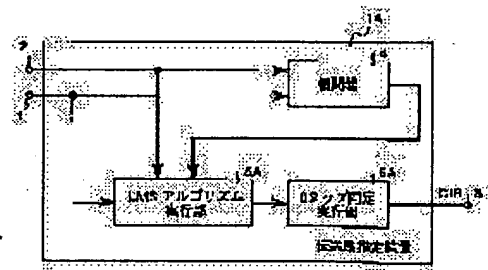
Priority number : 10 47169 Priority date : 27.02.1998 Priority country : JP

(54) TRANSMISSION LINE ESTIMATING DEVICE AND TRANSMISSION LINE CHARACTERISTIC CORRECTOR

(57)Abstract:

PROBLEM TO BE SOLVED: To acquire the transmission characteristics of high estimation accuracy in irreducibly minimum circuit scale.

SOLUTION: At a correlator 4, a tap coefficient (transmission line characteristics) is estimated by the mutual correlation of a received sequence and a prepared training sequence and at an LMS algorithm executing part 5A, that estimated tap coefficient is corrected so as to reduce an error between the estimate of the received sequence and that of a reception sequence prepared on the side of reception based on the estimated transmission line characteristics. Further, at a zero tap fixture executing part 6A, the tap coefficient having a minute power among the corrected tap coefficients is forcibly turned to '0' (zero).



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-313013

(43)公開日—平成11年(1999)11月9日

(51)Int.Cl.⁶

識別記号

F I

H 0 4 B 3/10

H 0 4 B 3/10

C

H 0 3 H 21/00

H 0 3 H 21/00

H 0 4 B 3/06

H 0 4 B 3/06

C

審査請求 未請求 請求項の数18 O L (全 17 頁)

(21)出願番号 特願平10-170940

(22)出願日 平成10年(1998)6月18日

(31)優先権主張番号 特願平10-47169

(32)優先日 平10(1998)2月27日

(33)優先権主張国 日本 (J P)

(71)出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72)発明者 林 修

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(72)発明者 久保 博嗣

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(72)発明者 打木 達也

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(74)代理人 弁理士 酒井 宏明 (外1名)

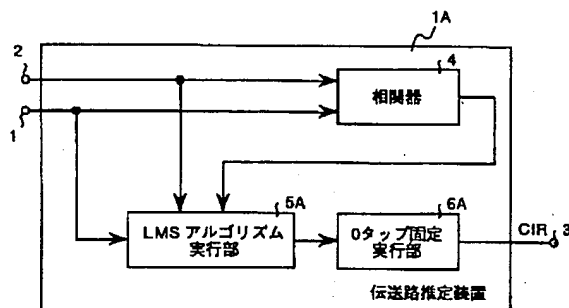
最終頁に続く

(54)【発明の名称】 伝送路推定装置および伝送路特性補正装置

(57)【要約】

【課題】 必要最小限の回路規模で推定精度の高い伝送路特性を取得できるようにすることを課題とする。

【解決手段】 相関器4では、受信された系列とあらかじめ用意されたトレーニング系列との相互相関によりタップ係数(伝送路特性)が推定され、LMSアルゴリズム実行部5Aでは、受信系列と推定した伝送路特性をもとに受信側で作成した受信系列の推定値との誤差が小さくなるようにその推定されたタップ係数が補正され、さらに0(ゼロ)タップ固定実行部6Aでは、その補正されたタップ係数の内で微少な電力をもつタップ係数が強制的に0(ゼロ)にされる。



【特許請求の範囲】

【請求項1】 伝送路の状態を表す伝送路特性を推定する伝送路推定装置において、

受信された系列とあらかじめ用意されたトレーニング系列との相互相関により伝送路特性を推定する推定手段と、

前記受信された系列と推定した伝送路特性をもとに受信側で作成した受信系列の推定値との誤差が小さくなるように前記推定手段により推定された伝送路特性を補正する補正手段と、

を備えたことを特徴とする伝送路推定装置。

【請求項2】 伝送路の状態を表す伝送路特性を推定する伝送路推定装置において、

受信された系列とあらかじめ用意されたトレーニング系列との相互相関により伝送路特性を推定する推定手段と、

前記受信された系列と推定した伝送路特性をもとに受信側で作成した受信系列の推定値との誤差が小さくなるように前記推定手段により推定された伝送路特性を補正し、前記補正された伝送路特性から雑音成分を除去する補正手段と、

を備えたことを特徴とする伝送路推定装置。

【請求項3】 伝送路の状態を表す伝送路特性を推定する伝送路推定装置において、

受信された系列とあらかじめ用意されたトレーニング系列との相互相関により伝送路特性を推定する推定手段と、

前記推定手段により推定された伝送路特性から雑音成分を除去し、前記受信された系列と推定した伝送路特性をもとに受信側で作成した受信系列の推定値との誤差が小さくなるように前記雑音成分が除去された伝送路特性を補正する補正手段と、

を備えたことを特徴とする伝送路推定装置。

【請求項4】 前記補正手段は、最小自乗平均アルゴリズムを用いて、前記受信された系列と推定した伝送路特性をもとに受信側で作成した受信系列の推定値との誤差が小さくなるように前記伝送路特性を補正することを特徴とする請求項1、2または3に記載の伝送路推定装置。

【請求項5】 伝送路の状態を表す伝送路特性を推定する伝送路推定装置において、

受信された系列とあらかじめ用意されたトレーニング系列との相互相関により伝送路特性を推定する推定手段と、

前記推定手段により推定された伝送路特性から雑音成分を除去する補正手段と、

を備えたことを特徴とする伝送路推定装置。

【請求項6】 前記補正手段は、前記伝送路特性から雑音成分を除去するため、前記伝送路特性を表すタップ係数の全電力を算出し、その全電力とあらかじめ用意され

た係数 α ($0 < \alpha < 1$) とを乗算して、その乗算結果以下の電力をもつタップ係数をゼロに固定することを特徴とする請求項2、3または5に記載の伝送路推定装置。

【請求項7】 伝送路の状態を表す伝送路特性を推定する伝送路推定装置において、

受信された系列とあらかじめ用意されたトレーニング系列との相互相関により相関値を作成する相関手段と、前記相関手段により作成された相互相関値についてあらかじめ決められた期間に渡って総和を求める総和手段と、前記あらかじめ決められた期間の各時刻における相互相関値それぞれに前記総和手段で求められた総和で重み付けする重み付け手段と、

を備えたことを特徴とする伝送路推定装置。

【請求項8】 伝送路の状態を表す伝送路特性を推定する伝送路推定装置において、

受信された系列とあらかじめ用意されたトレーニング系列との相互相関により相互相関値を作成する相関手段と、

前記相関手段により作成された壮語相関値についてあらかじめ決められた期間に渡って総和を求める総和手段と、

前記あらかじめ決められた期間の各時刻における相互相関値をそれぞれシフトする個別シフト手段と、前記総和手段で作成された総和をシフトする総和シフト手段と、

前記個別シフト手段でシフトされた相互相関値それぞれに前記総和シフト手段でシフトされた総和で重み付けする重み付け手段と、

を備えたことを特徴とする伝送路推定装置。

【請求項9】 前記総和手段は、前記相関手段から出力されるタップ数と同一個数の相互相関値の総和を求めることを特徴とする請求項7または8に記載の伝送路推定装置。

【請求項10】 前記あらかじめ用意されたトレーニング系列はM系列であることを特徴とする請求項7、8または9に記載の伝送路推定装置。

【請求項11】 受信された系列とあらかじめ用意されたトレーニング系列との相互相関により伝送路の状態を表す伝送路特性を推定する伝送路推定装置に適用される伝送路特性補正装置において、

前記受信された系列と推定した伝送路特性をもとに受信側で作成した受信系列の推定値との誤差が小さくなるように前記推定された伝送路特性を補正する補正手段を備えたことを特徴とする伝送路特性補正装置。

【請求項12】 受信された系列とあらかじめ用意されたトレーニング系列との相互相関により伝送路の状態を表す伝送路特性を推定する伝送路推定装置に適用される伝送路特性補正装置において、

前記受信された系列と推定した伝送路特性をもとに受信側で作成した受信系列の推定値との誤差が小さくなるよ

うに前記推定された伝送路特性を補正し、前記補正された伝送路特性から雑音成分を除去する補正手段を備えたことを特徴とする伝送路特性補正装置。

【請求項13】 受信された系列とあらかじめ用意されたトレーニング系列との相互相関により伝送路の状態を表す伝送路特性を推定する伝送路推定装置に適用される伝送路特性補正装置において、

前記推定された伝送路特性から雑音成分を除去し、前記受信された系列と推定した伝送路特性をもとに受信側で作成した受信系列の推定値との誤差が小さくなるように前記雑音成分が除去された伝送路特性を補正する補正手段を備えたことを特徴とする伝送路特性補正装置。

【請求項14】 前記補正手段は、最小自乗平均アルゴリズムを用いて、前記受信された系列と推定した伝送路特性をもとに受信側で作成した受信系列の推定値との誤差が小さくなるように前記伝送路特性を補正することを特徴とする請求項11、12または13に記載の伝送路特性補正装置。

【請求項15】 受信された系列とあらかじめ用意されたトレーニング系列との相互相関により伝送路の状態を表す伝送路特性を推定する伝送路推定装置に適用される伝送路特性補正装置において、

前記推定された伝送路特性から雑音成分を除去する補正手段を備えたことを特徴とする伝送路特性補正装置。

【請求項16】 前記補正手段は、前記伝送路特性から雑音成分を除去するため、前記伝送路特性を表すタップ係数の全電力を算出し、その全電力とあらかじめ用意された係数 α ($0 < \alpha < 1$) とを乗算して、その乗算結果以下の電力をもつタップ係数をゼロに固定することを特徴とする請求項12、13または15に記載の伝送路特性補正装置。

【請求項17】 受信された系列とあらかじめ用意されたトレーニング系列との相互相関により伝送路の状態を表す伝送路特性を推定する伝送路推定装置に適用される伝送路特性補正装置において、

前記推定された相互相関値についてあらかじめ決められた期間に渡って総和を求める総和手段と、

前記あらかじめ決められた期間の各時刻における相互相関値をそれぞれシフトする個別シフト手段と、

前記総和手段で作成された総和をシフトする総和シフト手段と、

前記個別シフト手段でシフトされた相互相関値それぞれに前記総和シフト手段でシフトされた総和で重み付けする重み付け手段と、

を備えたことを特徴とする伝送路特性補正装置。

【請求項18】 前記あらかじめ用意されたトレーニング系列はM系列であることを特徴とする請求項17に記載の伝送路特性補正装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、自動車電話等のデジタル無線通信システムの分野に適用され、受信機で使用される適応等化器においてデータ判定のために伝送路のタップ係数を推定する伝送路推定装置および伝送路特性補正装置に関する。

【0002】

【従来の技術】図11は一般的な適応等化器の構成を示すブロック図である。一般的な適応等化器は、図11に示すように、伝送路推定装置12と等化器11とから構成される。伝送路推定装置12には、トレーニング系列を入力するためのトレーニング系列入力端子1と、受信系列を入力するための受信系列入力端子2とが接続され、等化器11には、上記受信系列入力端子2と、判定データを出力するための判定データ出力端子13とが接続されている。

【0003】図11において、伝送路推定装置12は、伝送路をトランスバーサルフィルタと仮定し、伝送路のタップ係数（伝送路インパルス応答：CIR）を推定する。等化器11は、伝送路推定装置12で推定したCIRに基づいてデータを判定する。ここで、伝送路推定装置12におけるCIRの推定精度が下がると、適応等化器自体が出力する判定データには誤りが多くなり、特性が劣化する。

【0004】つぎに、伝送路推定装置12について詳述する。図12は図11に示した伝送路推定装置12の基本的な構成を示すブロック図である。伝送路推定装置12は、図12に示したように、タップ係数調整回路14、トランスバーサルフィルタ15、および、加算器16を備えている。

【0005】タップ係数調整回路14は、受信系列とトランスバーサルフィルタ15による受信系列の推定値との誤差に応じてトランスバーサルフィルタ15のタップ係数を調整する。トランスバーサルフィルタ15は、タップ係数調整回路14によりタップ係数を調整して入力トレーニング系列から受信系列の推定値を得る。加算器16は、受信系列（+）とトランスバーサルフィルタ15による受信系列の推定値（-）とを加算する。

【0006】つぎに、前述した適応等化器の動作について図11および図12を参照して説明する。伝送路推定装置12は、たとえば、送信側から既知のトレーニング系列を送信し、受信側でトレーニング系列を入力とするトランスバーサルフィルタ15が作成する受信系列の推定値と、伝送路を通過した実際の受信系列との誤差が小さくなるように、タップ係数をタップ係数調整回路14で調整する。

【0007】この誤差の2乗平均値を最小にする基準を満足するタップ係数を推定するには、「適応フィルタ入門」（S.ヘイキン、現代工学社、1987年）に述べられているように、正規方程式を解けばよい。このとき、タップ係数を（N+1）とすると、そのタップ係数

は、次式(1)に示される正規方程式により導出される。

【0008】

【数1】

$$\begin{bmatrix} \text{タップ係数0} \\ \text{タップ係数1} \\ \vdots \\ \text{タップ係数N} \end{bmatrix} = \begin{bmatrix} \text{自己相関0} & \text{自己相関-1} & \cdots & \text{自己相関-N} \\ \text{自己相関1} & \text{自己相関0} & \cdots & \text{自己相関1-N} \\ \vdots & \vdots & \ddots & \vdots \\ \text{自己相関N} & \text{自己相関N-1} & \cdots & \text{自己相関0} \end{bmatrix}^{-1} \begin{bmatrix} \text{相互相関0} \\ \text{相互相関1} \\ \vdots \\ \text{相互相関N} \end{bmatrix}$$

... (1)

【0009】ここで、自己相関nとは、トレーニング係数に時間差nを与えた場合の自己相関であり、相互相関nとは、受信信号にn遅延を与えてトレーニング系列との間で求めた相互相関である。この逆行列の計算は非常に大きな演算量となる。仮に、逆行列を前もって計算したとしても、この行列演算は、 $(N+1) \times (N+1)$ の乗算が必要となる。

【0010】図13は、伝送路特性を推定する最適な方式である正規方程式を導出する伝送路推定装置を示すブロック図である。図13に示した伝送路推定装置は、トレーニング系列入力端子1と受信系列入力端子2とに接続される相関器4と、この相関器4に接続され、かつ、図11に示した等化器11に接続されるタップ係数出力端子3に接続される行列演算回路100とにより構成される。

【0011】上記相関器4は、受信信号とトレーニング系列との相互相関値を出力する。行列演算回路100は、あらかじめトレーニング系列から作成した自己相関行列の逆行列を解いておき、行列の各データ値と相関値との行列演算を行ってタップ係数を出力する。

【0012】ところが、以上の実現のため、回路規模が増大して、消費電力が増えるので、推定法としては望ましくない。

【0013】また、正規方程式の解を逐次的に導出するアルゴリズムとして、逐次最小自乗(RLS: Recursive Least Squares)アルゴリズムがある。RLSアルゴリズムは、その実現において、正規方程式のように逆行列演算を必要としない反面、行列演算が必要となる。このため、RLSアルゴリズムでは、全体の演算量が大きくなるという問題があった。

【0014】以上の問題を解決する手段として、「The GSM System for Mobile Communications」(Michel MOULY & Marie-Bernadette PAUTET, EUROPE MEDIA DUPLICATION, 1992)で述べられている伝送路推定装置がある。この伝送路推定装置では、自己相関関数において、図14

(a)に示すようなサイドローブのないトレーニング系列が使用される(図14中、横軸の ϵ はタップのシフト方向を示し、縦軸はビット数を示す)。このようなトレーニング系列(図14(a)参照)が適用された場合には、トレーニング系列の自己相関行列は対角成分の大きさがすべて等しい対角行列となる。

【0015】この場合には、伝送路推定装置の演算にお

いて逆行列演算や行列演算が回避されるため、演算量の削減が図れる。したがって、以上の演算を満足させるためには、伝送路推定装置として相関器を用意すればよく、その相関器によってトレーニング系列と受信系列との相互相関を求めるだけでタップ係数を求めることができる。

【0016】ここで、以上の相関器について説明する。

図15には、図13に示した伝送路推定装置123に替わって相関器4が適用された一例が示されている。図15において、相関器4には、前述したトレーニング系列入力端子1、受信系列入力端子2、および、タップ係数出力端子3(図示せぬが、前述した等化器11に接続される)が接続されている。この相関器4は、図14(a)に示したトレーニング系列を用いて相互相関によりタップ係数を推定する。

【0017】さらに、上記相関器4の動作について説明する。図15に示した相関器4では、トレーニング系列入力端子1より入力される既知のトレーニング系列と、受信系列入力端子2より入力される受信系列との相互相関から相関値が求められる。その相関値は、タップ係数の推定値としてタップ係数出力端子3より図示せぬ等化器11へ出力される。

【0018】

【発明が解決しようとする課題】しかしながら、トレーニング系列の自己相関特性は、実際には、図14(a)のようなサイドローブが0(ゼロ)の理想的なものにはならず、図14(b)のようにサイドローブが存在する場合がある。このような場合には、相関器4の出力により推定された伝送路特性は精度が低下するため、適応等化器としての特性は劣化する。

【0019】したがって、従来の相関器による伝送路推定装置では、トレーニング系列の自己相関特性により推定精度が大きく左右される。それゆえ、自己相関特性にサイドローブが含まれる場合、そのサイドローブによる誤差のためにタップ係数の推定制度が劣化するという問題があった。

【0020】この発明は、上述した従来例による問題を解消するため、回路規模を増大せずに、推定精度の高い伝送路特性を取得することが可能な伝送路推定装置および伝送路特性補正装置を得ることを目的とする。

【0021】

【課題を解決するための手段】上述した課題を解決し、

上記目的を達成するため、この発明に係る伝送路推定装置は、伝送路の状態を表す伝送路特性を推定する伝送路推定装置において、受信された系列とあらかじめ用意されたトレーニング系列との相互相関により伝送路特性を推定する推定手段と、前記受信された系列と推定した伝送路特性をもとに受信側で作成した受信系列の推定値との誤差が小さくなるように前記推定手段により推定された伝送路特性を補正する補正手段と、を備えたことを特徴とする。

【0022】この発明によれば、受信された系列とあらかじめ用意されたトレーニング系列との相互相関により伝送路特性を推定した後に、受信系列と推定した伝送路特性をもとに受信側で作成した受信系列の推定値との誤差が小さくなるようにその伝送路特性を補正するようにしたので、トレーニング系列の自己相関関数のサイドローブによる推定精度の劣化が抑圧され、これにより、小さな回路構成で推定精度の高い伝送路特性を取得することが可能である。

【0023】この発明に係る伝送路推定装置は、伝送路の状態を表す伝送路特性を推定する伝送路推定装置において、受信された系列とあらかじめ用意されたトレーニング系列との相互相関により伝送路特性を推定する推定手段と、前記受信された系列と推定した伝送路特性をもとに受信側で作成した受信系列の推定値との誤差が小さくなるように前記推定手段により推定された伝送路特性を補正し、前記補正された伝送路特性から雑音成分を除去する補正手段と、を備えたことを特徴とする。

【0024】この発明によれば、受信された系列とあらかじめ用意されたトレーニング系列との相互相関により伝送路特性を推定した後、受信系列と推定した伝送路特性をもとに受信側で作成した受信系列の推定値との誤差が小さくなるようにその伝送路特性を補正して、さらにその伝送路特性から雑音成分を除去するようにしたので、トレーニング系列の自己相関関数のサイドローブによる推定精度の劣化が抑圧されることに加えて雑音の影響が緩和され、これにより、必要最小限の回路規模で推定精度の高い伝送路特性を取得することが可能である。

【0025】この発明に係る伝送路推定装置は、伝送路の状態を表す伝送路特性を推定する伝送路推定装置において、受信された系列とあらかじめ用意されたトレーニング系列との相互相関により伝送路特性を推定する推定手段と、前記推定手段により推定された伝送路特性から雑音成分を除去し、前記受信された系列と推定した伝送路特性をもとに受信側で作成した受信系列の推定値との誤差が小さくなるように前記雑音成分が除去された伝送路特性を補正する補正手段と、を備えたことを特徴とする。

【0026】この発明によれば、受信された系列とあらかじめ用意されたトレーニング系列との相互相関により伝送路特性を推定した後、その伝送路特性から雑音成分

を除去して、受信系列と推定した伝送路特性をもとに受信側で作成した受信系列の推定値との誤差が小さくなるようにその伝送路特性を補正するようにしたので、雑音の影響が緩和されることに加えてトレーニング系列の自己相関関数のサイドローブによる推定精度の劣化が抑圧され、これにより、必要最小限の回路規模で推定精度の高い伝送路特性を取得することが可能である。

【0027】この発明に係る伝送路推定装置は、前記補正手段は、最小自乗平均アルゴリズムを用いて、前記受信された系列と推定した伝送路特性をもとに受信側で作成した受信系列の推定値との誤差が小さくなるように前記伝送路特性を補正することを特徴とする。

【0028】この発明によれば、最小自乗平均アルゴリズムを用いて、受信された系列と推定した伝送路特性をもとに受信側で作成した受信系列の推定値との誤差が小さくなるように伝送路特性を補正するようにしたので、高速に誤差を収束させることが可能である。

【0029】この発明に係る伝送路推定装置は、伝送路の状態を表す伝送路特性を推定する伝送路推定装置において、受信された系列とあらかじめ用意されたトレーニング系列との相互相関により伝送路特性を推定する推定手段と、前記推定手段により推定された伝送路特性から雑音成分を除去する補正手段と、を備えたことを特徴とする。

【0030】この発明によれば、受信された系列とあらかじめ用意されたトレーニング系列との相互相関により伝送路特性を推定した後、その伝送路特性から雑音成分を除去するようにしたので、サイドローブの影響や雑音の影響が緩和され、これにより、小さな回路構成で推定精度の高い伝送路特性を取得することが可能である。

【0031】この発明に係る伝送路推定装置は、前記補正手段は、前記伝送路特性から雑音成分を除去するため、前記伝送路特性を表すタップ係数の全電力を算出し、その全電力とあらかじめ用意された係数 α ($0 < \alpha < 1$) とを乗算して、その乗算結果以下の電力をもつタップ係数をゼロに固定することを特徴とする。

【0032】この発明によれば、伝送路特性を表すタップ係数について、その全電力を α ($0 < \alpha < 1$) 倍した結果以下の電力をもつタップ係数をゼロに固定するようにしたので、微小な電力を有するタップ係数を強制的に排除することが可能である。

【0033】この発明に係る伝送路推定装置は、伝送路の状態を表す伝送路特性を推定する伝送路推定装置において、受信された系列とあらかじめ用意されたトレーニング系列との相互相関により相互相関値を作成する相関手段と、前記相関手段により作成された相互相関値についてあらかじめ決められた期間に渡って総和を求める総和手段と、前記あらかじめ決められた期間の各時刻における相互相関値それぞれに前記総和手段で求められた総和で重み付けする重み付け手段と、を備えたことを特

徴とする。

【0034】この発明によれば、受信された系列とあらかじめ用意されたトレーニング系列との相互相関により相互相関値を作成した後、その作成された相互相関値についてあらかじめ決められた期間に渡って総和を求め、その総和で、あらかじめ決められた期間の各時刻における相互相関値それぞれに重み付けするようにしたので、あらかじめ決められたトレーニング系列により正規方程式の演算を加算操作で行うことができ、これにより、必要最小限の回路規模で推定精度の高い伝送路特性を取得することが可能である。

【0035】この発明に係る伝送路推定装置は、伝送路の状態を表す伝送路特性を推定する伝送路推定装置において、受信された系列とあらかじめ用意されたトレーニング系列との相互相関により相互相関値を作成する相関手段と、前記相関手段により作成された相互相関値についてあらかじめ決められた期間に渡って総和を求める総和手段と、前記あらかじめ決められた期間の各時刻における相互相関値をそれぞれシフトする個別シフト手段と、前記総和手段で作成された総和をシフトする総和シフト手段と、前記個別シフト手段でシフトされた相互相関値それぞれに前記総和シフト手段でシフトされた総和で重み付けする重み付け手段と、を備えたことを特徴とする。

【0036】この発明によれば、受信された系列とあらかじめ用意されたトレーニング系列との相互相関により相互相関値を作成した後、その作成された相互相関値についてあらかじめ決められた期間に渡って総和を求め、あらかじめ決められた期間の各時刻における相互相関値をシフトしたものに総和をシフトしたもので重み付けするようにしたので、あらかじめ決められたトレーニング系列により正規方程式の演算を加算操作およびシフト操作だけで行うことができ、これにより、必要最小限の回路規模で推定精度の高い伝送路特性を取得することが可能である。

【0037】この発明に係る伝送路推定装置は、請求項7または8の発明において、前記総和手段は、前記相関手段から出力されるタップ数と同一個数の相互相関値の総和を求めることを特徴とする。

【0038】この発明によれば、作成された相互相関値についてタップ数と同一個数の相互相関値の総和を求めるようにしたので、伝送路特性の推定精度を高く維持することが可能である。

【0039】この発明に係る伝送路推定装置は、請求項7、8または9の発明において、前記あらかじめ用意されたトレーニング系列はM系列であることを特徴とする。

【0040】この発明によれば、あらかじめ用意されたトレーニング系列をM系列としたので、遅延が0時すなわち自己相関0のみ $2^m - 1$ (m は自然数)となり、そ

れ以外は-1となることから、周期性を得ることができ、これにより、演算を実現する回路構成を簡易化することが可能である。

【0041】この発明に係る伝送路特性補正装置は、受信された系列とあらかじめ用意されたトレーニング系列との相互相関により伝送路の状態を表す伝送路特性を推定する伝送路推定装置に適用される伝送路特性補正装置において、前記受信された系列と推定した伝送路特性をもとに受信側で作成した受信系列の推定値との誤差が小さくなるように前記推定された伝送路特性を補正する補正手段を備えたことを特徴とする。

【0042】この発明によれば、受信された系列と推定した伝送路特性をもとに受信側で作成した受信系列の推定値との誤差が小さくなるように、両系列の相互相関により推定された伝送路特性を補正するようにしたので、トレーニング系列の自己相関関数のサイドローブによる推定精度の劣化が抑圧され、これにより、伝送路推定装置内において小さな回路構成で推定精度の高い伝送路特性を取得することが可能である。

【0043】この発明に係る伝送路特性補正装置は、受信された系列とあらかじめ用意されたトレーニング系列との相互相関により伝送路の状態を表す伝送路特性を推定する伝送路推定装置に適用される伝送路特性補正装置において、前記受信された系列と推定した伝送路特性をもとに受信側で作成した受信系列の推定値との誤差が小さくなるように前記推定された伝送路特性を補正し、前記補正された伝送路特性から雑音成分を除去する補正手段を備えたことを特徴とする。

【0044】この発明によれば、受信された系列と推定した伝送路特性をもとに受信側で作成した受信系列の推定値との誤差が小さくなるように両系列の相互相関により推定された伝送路特性を補正して、さらにその伝送路特性から雑音成分を除去するようにしたので、トレーニング系列の自己相関関数のサイドローブによる推定精度の劣化が抑圧されることに加えて雑音の影響が緩和され、これにより、伝送路推定装置内において必要最小限の回路規模で推定精度の高い伝送路特性を取得することが可能である。

【0045】この発明に係る伝送路特性補正装置は、受信された系列とあらかじめ用意されたトレーニング系列との相互相関により伝送路の状態を表す伝送路特性を推定する伝送路推定装置に適用される伝送路特性補正装置において、前記推定された伝送路特性から雑音成分を除去し、前記受信された系列と推定した伝送路特性をもとに受信側で作成した受信系列の推定値との誤差が小さくなるように前記雑音成分が除去された伝送路特性を補正する補正手段を備えたことを特徴とする。

【0046】この発明によれば、受信された系列と推定した伝送路特性をもとに受信側で作成した受信系列の推定値との誤差が小さくなるように両系列の相互相関によ

り推定された伝送路特性から雑音成分を除去して、両系列の誤差が小さくなるようにその伝送路特性を補正するようにしたので、雑音の影響が緩和されることに加えてトレーニング系列の自己相関関数のサイドローブによる推定精度の劣化が抑圧され、これにより、伝送路推定装置内において必要最小限の回路規模で推定精度の高い伝送路特性を取得することが可能である。

【0047】この発明に係る伝送路特性補正装置は、前記補正手段は、最小自乗平均アルゴリズムを用いて、前記受信された系列と推定した伝送路特性をもとに受信側で作成した受信系列の推定値との誤差が小さくなるように前記伝送路特性を補正することを特徴とする。

【0048】この発明によれば、最小自乗平均アルゴリズムを用いて、受信された系列と推定した伝送路特性をもとに受信側で作成した受信系列の推定値との誤差が小さくなるように伝送路特性を補正するようにしたので、伝送路推定装置内において高速に誤差を収束させることが可能である。

【0049】この発明に係る伝送路特性補正装置は、受信された系列とあらかじめ用意されたトレーニング系列との相互相関により伝送路の状態を表す伝送路特性を推定する伝送路推定装置に適用される伝送路特性補正装置において、前記推定された伝送路特性から雑音成分を除去する補正手段を備えたことを特徴とする。

【0050】この発明によれば、受信された系列と推定した伝送路特性をもとに受信側で作成した受信系列の推定値との誤差が小さくなるように受信系列とトレーニング系列の相互相関により推定された伝送路特性から雑音成分を除去するようにしたので、サイドローブの影響や雑音の影響が緩和され、これにより、伝送路推定装置内において小さな回路構成で推定精度の高い伝送路特性を取得することが可能である。

【0051】この発明に係る伝送路特性補正装置は、前記補正手段は、前記伝送路特性から雑音成分を除去するため、前記伝送路特性を表すタップ係数の全電力を算出し、その全電力とあらかじめ用意された係数 α ($0 < \alpha < 1$) とを乗算して、その乗算結果以下の電力をもつタップ係数をゼロに固定することを特徴とする。

【0052】この発明によれば、伝送路特性を表すタップ係数について、その全電力を α ($0 < \alpha < 1$) 倍した結果以下の電力をもつタップ係数をゼロに固定するようにしたので、伝送路推定装置内において微小な電力を有するタップ係数を強制的に排除することが可能である。

【0053】この発明に係る伝送路特性補正装置は、受信された系列とあらかじめ用意されたトレーニング系列との相互相関により伝送路の状態を表す伝送路特性を推定する伝送路推定装置に適用される伝送路特性補正装置において、前記推定された相互相関値についてあらかじめ決められた期間に渡って総和を求める総和手段と、前記あらかじめ決められた期間の各時刻における相互相

関値をそれぞれシフトする個別シフト手段と、前記総和手段で作成された総和をシフトする総和シフト手段と、前記個別シフト手段でシフトされた相互相関値それぞれに前記総和シフト手段でシフトされた総和で重み付けする重み付け手段と、を備えたことを特徴とする。

【0054】この発明によれば、推定された相互相関値についてあらかじめ決められた期間に渡って総和を求め、あらかじめ決められた期間の各時刻における相互相関値をシフトしたものに総和をシフトしたもので重み付けするようにしたので、あらかじめ決められたトレーニング系列により正規方程式の演算を加算操作およびシフト操作だけで行うことができ、これにより、必要最小限の回路規模で推定精度の高い伝送路特性を取得することが可能である。

【0055】この発明に係る伝送路特性補正装置は、請求項17の発明において、前記あらかじめ用意されたトレーニング系列はM系列であることを特徴とする。

【0056】この発明によれば、あらかじめ用意されたトレーニング系列をM系列としたので、遅延が0時すなわち自己相関0のみ $2^m - 1$ (m は自然数) となり、それ以外は-1となることから、周期性を得ることができ、これにより、演算を実現する回路構成を簡易化することが可能である。

【0057】

【発明の実施の形態】以下に添付図面を参照して、この発明に係る伝送路推定装置および伝送路特性補正装置の好適な実施の形態を詳細に説明する。

【0058】実施の形態1 本発明の構成について説明する。図1は本発明の実施の形態1による伝送路推定装置の構成例を示すブロック図であり、同図において、1Aは本実施の形態1による伝送路推定装置を示している。この伝送路推定装置1Aは、図11の適用等化器において伝送路推定装置12の位置に配置されるものである。したがって、伝送路推定装置1Aには、入力としてトレーニング系列入力端子1および受信系列入力端子2が接続され、出力としてタップ係数出力端子3が接続される。このタップ係数出力端子3を介して等化器11 (図11参照) に接続される。

【0059】伝送路推定装置1Aは、たとえば図1に示したように、相関器4、最小自乗平均 (LMS: Least Mean Square) アルゴリズム実行部5A、および、0 (ゼロ) タップ固定実行部6Aを備えている。ここで、相関器4は、従来と同様にトレーニング系列と受信系列との相互相関をとる。

【0060】LMSアルゴリズム実行部5Aは、入力に、トレーニング系列入力端子1、受信系列入力端子2、および、相関器4の出力を接続し、出力に0タップ固定実行部6Aを接続している。このLMSアルゴリズム実行部5Aは、実施の形態1では第1補正部であり、相関器4によるタップ係数の推定値 (相関値) を初期値

として受け取り、その推定値を入力トレーニング系列と入力受信系列とに基づいて補正する。

【0061】0タップ固定実行部6Aは、実施の形態1では第2補正部であり、LMSアルゴリズム実行部5Aの後段に接続され、そのLMSアルゴリズム実行部5Aで求められた補正值について一定レベル以下を取り除くように動作する。

【0062】ここで、0タップ固定実行部6Aについて詳述する。図2は0タップ固定実行部6Aの一構成例を示すブロック図である。0タップ固定実行部6Aは、図2に示したように、たとえば、CIR電力計算部8、乗算器9、および、比較器10を備えている。CIR電力計算部8は、LMSアルゴリズム実行部5Aの出力に接続され、そのLMSアルゴリズム実行部5Aで補正されたタップ係数すなわちCIRの全電力を計算する。

【0063】乗算器9は、CIR電力計算部8および比較器10に接続され、CIR電力計算部8で算出された全電力をある係数 α ($0 < \alpha < 1$) で α 倍して比較器10へ出力する。比較器10は、入力に、LMSアルゴリズム実行部5Aおよび乗算器9を接続し、出力に図示せぬ等化器11を接続している。この比較器10は、LMSアルゴリズム実行部5Aで補正されたタップ係数のうちで、 α 倍を超える電力だけを選択して出力する。

【0064】つぎに、動作について説明する。まず、相關器4において従来と同様に入力トレーニング系列と受信系列との相互相関からタップ系列の推定値が求められる。この推定値は、後段のLMSアルゴリズム実行部5Aでは、推定値の初期値として利用される。LMSアルゴリズム実行部5Aでは、受信系列入力端子2から入力された受信系列と推定した伝送路特性をもとに受信側で作成した受信系列の推定値間の誤差が計算される。LMSアルゴリズム実行部5Aでは、さらに、この誤差の値からタップ係数とその推定値との誤差の極性が調べられ、現在のタップ係数の推定値に、誤差が小さくなる方向に定数が加算され、その加算値が新たなタップ係数となる。この操作を繰り返すことにより、推定値が補正されていくことになる。

【0065】そして、0タップ固定実行部6Aでは、図2に示すように、まず、LMSアルゴリズム実行部5Aで補正されたタップ係数すなわちCIRの全電力がCIR電力計算部8で計算される。このCIR電力計算部8で求められた全電力は、乗算器9へ出力され、そこで α 倍される。この α 倍された電力は、乗算器9から比較器10へ出力される。比較器10には、乗算器9の乗算結果とともにLMSアルゴリズム実行部5Aで補正されたタップ係数が入力される。この比較器10では、全電力の α 倍以下の電力をもつタップ係数が選出され、その選出された電力は強制的に0にされる。したがって、比較器10から等化器11へ出力されるタップ係数は α 倍よりも大きい電力をもつものとなる。

【0066】つづいて、以上の補正結果に基づく等化器11の誤差の変化について説明する。図3には、本実施の形態1においてタップ係数の補正結果がグラフ化して示されている。図3において、縦軸は誤差に関する電力の大きさを表し、横軸は時間を表している。

【0067】図1の伝送路推定装置1Aにおいて、相關器4によりタップ係数の推定値が決定した時点（時間ゼロ）として、そのときの誤差を図3のグラフ上でP点とする。LMSアルゴリズムは、推定の初期値によって収束特性が異なるが、相關器4で推定した値（P点）をLMSアルゴリズムの初期値としているため、収束が速く補正効果を高めることができる。そのために、相關器4の後段にはLMSアルゴリズム実行部5Aが接続されている。

【0068】その収束の変化は、図3に示されており、推定値の初期値を基点として演算毎に誤差が減衰する。このように、LMSアルゴリズム実行部5Aにより収束が行われた後、0タップ固定実行部6Aによりさらに誤差が補正される。

【0069】以上説明したように、本実施の形態1によれば、0タップ固定方式では、係数 α をあらかじめ適切な値に調節しておき、LMSアルゴリズムにより収束していくタップ係数において、その収束の後段で微小な電力しかもたないタップ係数を0（ゼロ）にすることにより、伝送路推定の際に、雑音レベル以下の電力を有するタップ係数の影響を緩和することが可能である。このように、相互相関によりタップ係数を推定した後に、タップ係数を補正することで、タップ係数の推定精度を向上することが可能である。

【0070】実施の形態2として、前述した実施の形態1では、相關器4の後段に、LMSアルゴリズム実行部5A、0タップ固定実行部6Aの順で接続させた構成であったが、本発明は、これに限定せず、以下に説明する実施の形態2のように、LMSアルゴリズム実行部と0タップ固定実行部の接続順序を入れ替えても同様の効果を得る。以下、それについて述べる。

【0071】まず、構成について説明する。図4は本発明の実施の形態2による伝送路推定装置の一構成例を示すブロック図であり、同図において、1Bは本実施の形態2の伝送路推定装置を示している。この伝送路推定装置1Bは、前述した実施の形態1の伝送路推定装置1Aと同様に、図11の適用等化器において伝送路推定装置12の位置に配置されるものである。したがって、伝送路推定装置1Bにも、入力としてトレーニング系列入力端子1および受信系列入力端子2が接続され、出力としてタップ係数出力端子3が接続される。このタップ係数出力端子3を介して等化器11（図11参照）に接続される。

【0072】伝送路推定装置1Bは、たとえば図4に示したように、相關器4、0タップ固定実行部6B、およ

び、LMSアルゴリズム実行部5Bを備えている。この伝送路推定装置1Bでは、図4に示したように、相関器4の後段に0タップ固定実行部6Bが接続され、その後段にさらにLMSアルゴリズム実行部5Bが接続されている。

【0073】0タップ固定実行部6Bは、実施の形態2では第1補正部であり、相関器4の後段に接続され、その相関器4で求められたタップ係数の推定値について一定レベル以下を取り除くように動作する。この0タップ固定実行部6Bの内部構成は、前述した実施の形態1の0タップ固定実行部6Aと同様のため、図示を省略する。前述した実施の形態1との相違点は、CIR電力計算部（CIR電力計算部8に相当する）が相関器4の出力に接続されている部分となる。このCIR電力計算部では、その相関器4で得られたタップ係数の推定値（CIR）の全電力が計算される。

【0074】また、比較器（比較器10に相当する）は、入力に、相関器4および乗算器（乗算器9に相当する）を接続し、出力にLMSアルゴリズム実行部5Bを接続している。この比較器では、相関器4で得られたタップ係数のうちで、 α 倍を超える電力だけが選択して出力される。

【0075】そして、LMSアルゴリズム実行部5Bは、入力に、トレーニング系列入力端子1、受信系列入力端子2、および、0タップ固定実行部6B（比較器）の出力を接続し、出力にタップ係数出力端子3を介して図示せぬ等化器11を接続している。このLMSアルゴリズム実行部5Bは、実施の形態2では第2補正部であり、0タップ固定実行部6Bによるタップ係数の推定値を初期値として受け取り、その推定値を入力トレーニング系列と入力受信系列とに基づいて補正する。

【0076】つぎに前述した実施の形態1と相違する動作について説明する。まず、相関器4において従来と同様に入力トレーニング系列と受信系列との相互相関からタップ系列の推定値が求められる。この推定値は、後段の0タップ固定実行部6Bへ出力される。0タップ固定実行部6Bでは、相関器4で推定されたタップ係数（CIR）の全電力がCIR電力計算部（CIR電力計算部8に相当する）で計算される。

【0077】このCIR電力計算部で求められた全電力は、乗算器（乗算器9に相当する）へ出力され、そこで α 倍される。この α 倍された電力は、乗算器から比較器（比較器10に相当する）へ出力される。この比較器には、上記乗算器の乗算結果とともに相関器4で推定されたタップ係数が入力される。この比較器では、全電力の α 倍以下の電力をもつタップ係数が選出され、その選出された電力は強制的に0にされる。したがって、上記比較器からLMSアルゴリズム実行部5Bへ出力されるタップ係数は α 倍よりも大きい電力をもつものとなる。

【0078】したがって、0タップ固定実行部6B後段

のLMSアルゴリズム実行部5Bでは、0タップ後の推定値が初期値として利用される。LMSアルゴリズム実行部5Bでは、受信系列入力端子2から入力された受信系列と推定した伝送路特性をもとに受信側で作成した受信系列の推定値間の誤差が計算される。LMSアルゴリズム実行部5Bでは、さらに、この誤差の値から、タップ係数とその推定値との誤差の極性が調べられ、現在のタップ係数の推定値に、誤差が小さくなる方向に定数が加算され、その加算値が新たなタップ係数となる。この操作を繰り返すことにより、推定値が補正されていくことになる。

【0079】図5は、図4の伝送路推定装置1Bの誤差の変化について説明する。図5には、本実施の形態2においてタップ係数の補正結果がグラフ化して示されている。図5において、縦軸は誤差に関する電力の大きさを表し、横軸は時間を表している。

【0080】図4の伝送路推定装置1Bにおいては、0タップ固定実行部6Bにより最初から相関器4の相関値に対して補正が行われるので、図5において、そのときの誤差をグラフ上でQ点とする。このように、本実施の形態2では、相関器4の出力すなわち推定値（Q点）を最初から補正するため、図5に示したように、タップ係数の誤差の変化は、図3に示した収束変化に比べて0タップ分だけ低い位置から開始されることになる。

【0081】以上説明したように、本実施の形態2においては、0タップ固定方式では、係数 α をあらかじめ適切な値に調節しておき、LMSアルゴリズムにより収束していくタップ係数において、その収束の前段で微小な電力しかもたないタップ係数を0（ゼロ）にすることにより、伝送路推定の際に、雑音レベル以下の電力を有するタップ係数の影響を緩和することが可能である。このように、相互相関によりタップ係数を推定した後に、タップ係数を補正することで、タップ係数の推定精度を向上することが可能である。

【0082】実施の形態3。さて、前述した実施の形態1および2では、相関器4の後段にLMSアルゴリズム実行部と0タップ固定実行部とによる補正部を設けてタップ係数を補正していたが、本発明は、これに限定されず、以下に説明する実施の形態3のように、LMSアルゴリズム実行部だけでタップ係数を補正するようにしてもよい。

【0083】まず、構成について説明する。図6は本発明の実施の形態3による伝送路推定装置の構成例を示すブロック図であり、同図において、1Cは本実施の形態3による伝送路推定装置を示している。この伝送路推定装置1Cは、図11の適用等化器において伝送路推定装置12の位置に配置されるものである。したがって、伝送路推定装置1Cには、入力としてトレーニング系列入力端子1および受信系列入力端子2が接続され、出力としてタップ係数出力端子3が接続される。このタップ係

数出力端子3を介して等化器11（図11参照）に接続される。

【0084】伝送路推定装置1Cは、たとえば図6に示したように、相関器4とLMSアルゴリズム実行部5Cとを備えている。LMSアルゴリズム実行部5Cは、入力に、トレーニング系列入力端子1、受信系列入力端子2、および、相関器4の出力を接続し、出力にタップ係数出力端子3を介して図示せぬ等化器11を接続している。このLMSアルゴリズム実行部5Cは、実施の形態3では唯一の補正部であり、相関器4によるタップ係数の推定値（相関値）を初期値として受け取り、その推定値を入力トレーニング系列と入力受信系列とに基づいて補正する。

【0085】つぎに動作について説明する。まず、相関器4において従来と同様に入力トレーニング系列と受信系列との相互相関からタップ系列の推定値が求められる。この推定値は、後段のLMSアルゴリズム実行部5Cでは、推定値の初期値として利用される。LMSアルゴリズム実行部5Cでは、受信系列入力端子2から入力された受信系列と推定した伝送路特性をもとに受信側で作成した受信系列の推定値間の誤差が計算される。LMSアルゴリズム実行部5Cでは、さらに、この誤差の値からタップ係数とその推定値との誤差の極性が調べられ、現在のタップ係数の推定値に、誤差が小さくなる方向に定数が加算され、その加算値が新たなタップ係数となる。この操作を繰り返すことにより、推定値が補正されていくことになる。この補正結果が等化器11へ出力される。

【0086】つづいて、以上の補正結果に基づき等化器11の誤差の変化について説明する。図7は、本実施の形態3においてタップ係数の補正結果がグラフ化して示されている。図7において、縦軸は誤差に関する電力の大きさを表し、横軸は時間を表している。

【0087】伝送路推定装置1Cにおいて、相関器4によりタップ係数の推定値が決定した時点（時間ゼロ）として、そのときの誤差を図7のグラフ上でR点とする。LMSアルゴリズムは、推定の初期値によって収束特性が異なるが、相関器4で推定した値をLMSアルゴリズムの初期値としているため、収束が速く補正効果が高めることができる。そのために、相関器4の後段にはLMSアルゴリズム実行部5Aが接続されている。その収束の変化は、図7に示されており、推定の初期値（R点）を基点として演算毎に誤差が減衰する。このように、LMSアルゴリズム実行部5Cにより収束が行われていく。

【0088】以上説明したように、本実施の形態3によれば、LMSアルゴリズム実行部と0タップ固定実行部との独立性に着目して、LMSアルゴリズム実行部5Cが単独で使用される。これによれば、相関器4により推定したタップ係数をLMSアルゴリズムで補正すること

により、トレーニング系列の自己相関関数のサイドローブによる推定精度の劣化を抑圧することができる。この場合には、前述した実施の形態1および2よりも補正効果は下がるが、全体構成として回路規模を小さくすることが可能である。すなわち、適応等化器における補正部の追加による回路規模の増大を必要最小限に抑えることが可能である。

【0089】実施の形態4。さて、前述した実施の形態1および2では、相関器4の後段にLMSアルゴリズム実行部と0タップ固定実行部とによる補正部を設けてタップ係数を補正していたが、本発明は、これに限定されず、以下に説明する実施の形態4のように、0タップ固定実行部だけでタップ係数を補正するようにしてもよい。

【0090】まず、構成について説明する。図8は本発明の実施の形態4による伝送路推定装置の一構成例を示すブロック図であり、同図において、1Dは本実施の形態4の伝送路推定装置を示している。この伝送路推定装置1Dは、前述した実施の形態1の伝送路推定装置1Aと同様に、図11の適用等化器において伝送路推定装置12の位置に配置されるものである。したがって、伝送路推定装置1Dにも、入力としてトレーニング系列入力端子1および受信系列入力端子2が接続され、出力としてタップ係数出力端子3が接続される。このタップ係数出力端子3を介して等化器11（図11参照）に接続される。

【0091】伝送路推定装置1Dは、たとえば図8に示したように、相関器4と0タップ固定実行部6Dとを備えている。0タップ固定実行部6Dは、実施の形態4では唯一の補正部であり、相関器4の後段に接続され、その相関器4で求められたタップ係数の推定値について一定レベル以下を取り除くように動作する。この0タップ固定実行部6Dの内部構成は、前述した実施の形態2の0タップ固定実行部6Bと同様のため、図示を省略する。この0タップ固定実行部6Dの場合には、比較器（比較器10に相当する）の出力に図示せぬ等化器11が接続される。

【0092】つぎに、動作について説明する。まず、相関器4において従来と同様に入力トレーニング系列と受信系列との相互相関からタップ系列の推定値が求められる。この推定値は、後段の0タップ固定実行部6Dへ出力される。0タップ固定実行部6Dでは、相関器4で推定されたタップ係数（CIR）の全電力がCIR電力計算部（CIR電力計算部8に相当する）で計算される。

【0093】このCIR電力計算部で求められた全電力は、乗算器（乗算器9に相当する）へ出力され、そこで α 倍される。この α 倍された電力は、乗算器から比較器（比較器10に相当する）へ出力される。この比較器には、上記乗算器の乗算結果とともに相関器4で推定されたタップ係数が入力される。この比較器では、全電力の

α 倍以下の電力をもつタップ係数が選出され、その選出された電力は強制的に0にされる。したがって、上記比較器から図示せぬ等化器11へ出力されるタップ係数は α 倍よりも大きい電力をもつものとなる。

【0094】ここで、以上の補正結果に基づく等化器11の誤差の変化について説明する。図9には、本実施の形態4においてタップ係数の補正結果がグラフ化して示されている。図9において、縦軸は誤差に関する電力の大きさを表し、横軸は時間を表している。

【0095】図8の伝送路推定装置1Dにおいては、0タップ固定実行部6Dにより相関器4の相関値に対して0タップが行われるので、図9において、そのときの誤差をグラフ上でS点とする。このように、本実施の形態4では、相関器4の出力すなわち推定値（S点）を最初から0タップするため、図9に示したように、タップ係数の誤差の変化は、0タップ分だけ低い位置から開始されることになる。なお、本実施の形態4では、LMSアルゴリズム実行部を具備していないことから、タップ係数に関して誤差の収束はなく、0タップ後の誤差は一定となる。

【0096】以上説明したように、本実施の形態4によれば、LMSアルゴリズム実行部と0タップ固定実行部との独立性に着目して、0タップ固定実行部6Dが単独で使用される。これによれば、微小な電力しか持たないタップ係数を強制的に0にすることにより、サイドロープの影響や雑音レベル以下の電力を有するタップ係数の影響を緩和することができる。この場合には、前述した実施の形態1および2よりも補正効果は下がるが、全体構成として回路規模を小さくすることが可能である。すなわち、適応等化器における補正部の追加による回路規模の増大を必要最小限に抑えることが可能である。

【0097】実施の形態5。さて、前述した実施の形態1～4では、トレーニング系列について特定の系列を限定していないが、本発明はこれに限定されず、以下に説明する実施の形態5のように、トレーニング系列をたとえばM系列として、このM系列を基本系列としたシステムに適用される伝送路推定装置を実現するようにしてもよい。

【0098】まず、構成について説明する。図10は本発明の実施の形態5による伝送路推定装置の一構成例を示すブロック図であり、同図において、1Eは本実施の形態5の伝送路推定装置を示している。この伝送路推定装置1Eは、前述した実施の形態1の伝送路推定装置1Aと同様に、図11の適用等化器において伝送路推定装置12の位置に配置されるものである。したがって、伝送路推定装置1Eにも、入力としてトレーニング系列入力端子1および受信系列入力端子2が接続され、出力としてタップ係数出力端子3が接続される。このタップ係数出力端子3を介して等化器11（図11参照）に接続される。

【0099】伝送路推定装置1Eは、たとえば図10に示したように、相関器4、個別ビットシフト回路20、総和ビットシフト回路21、総和作成回路22、および、個別加算回路23を備えている。相関器4は、前述したように、受信信号とトレーニング系列との相互相関値を出力する。ここで、トレーニング系列には、M系列が採用され、システム上、このM系列が周期 $2^N - 1$ の基本系列となる。また、相互相関値はタップ数と同一の個数だけ出力される。

【0100】個別ビットシフト回路20は、タップ数と同一個数存在する相互相関値に対して同一のビットシフトを施して出力する。総和ビットシフト回路21は、総和作成回路22の出力に対してビットシフトを施す。総和作成回路22は、タップ数と同一個数存在する相互相関値の総和を出力する。個別加算回路23は、個別ビットシフト回路20から出力される相互相関値それぞれに総和ビットシフト回路21の総和で重み付けし、その結果をタップ係数として出力する。

【0101】ここで、ビットシフトとは、ビット系列を右または左にずらす操作である。たとえば、2進表記で00010100という8ビットの系列を右に2ビットシフトすると、00000101となり、左に1ビットシフトすると、00101000となる。

【0102】つぎに、動作について説明する。まず、相関器4において従来と同様に入力トレーニング系列と受信系列との相互相関から相互相関値が求められる。この相互相関値はタップ数と同一個数の相互相関値であり、個別ビットシフト回路20、総和作成回路22へそれぞれ出力される。総和作成回路22では、相関器4から出力されたタップ数分の全相互相関値で総和が求められ、その総和は総和ビットシフト回路21へ出力される。総和ビットシフト回路21では、総和作成回路22から出力された総和に対してビットシフトが施され、その結果が個別加算回路23へ出力される。

【0103】一方、個別ビットシフト回路20では、相関器4から出力されたタップ数分の相互相関値それぞれに対して同一のビットシフトが施され、その結果が個別加算回路23へ出力される。そして、個別加算回路23では、個別ビットシフト回路20から出力された相互相関値それぞれに総和ビットシフト回路21の総和が重み付けされ、その結果がタップ係数としてタップ係数出力端子3から出力される。

【0104】以上の伝送路推定装置1Eにおいて、相関器4以降の演算処理から正規方程式を解くことができることを以下に明らかにする。まず、トレーニング系列は、前述したM系列を基本系列として、 N （ N は自然数）ビットの繰り返しを両端に付加したものとする。M系列の自己相関は、遅延が0（ゼロ）時（自己相関ゼロ）のみ $2^N - 1$ となり、それ以外は1となる。そこで、次式（2）、（3）の関係が成立する。

【0105】

【数2】

$$\begin{bmatrix} \text{自己相関0} & \text{自己相関-1} & \cdots & \text{自己相関-N} \\ \text{自己相関1} & \text{自己相関0} & \cdots & \text{自己相関1-N} \\ \vdots & \vdots & \ddots & \vdots \\ \text{自己相関N} & \text{自己相関N-1} & \cdots & \text{自己相関0} \end{bmatrix} = \begin{bmatrix} 2^{m-1} & -1 & \cdots & -1 \\ -1 & 2^{m-1} & \cdots & -1 \\ \vdots & \vdots & \ddots & \vdots \\ -1 & -1 & \cdots & 2^{m-1} \end{bmatrix}$$

... (2)

【0106】

【数3】

$$\begin{bmatrix} 2^{m-1} & -1 & \cdots & -1 \\ -1 & 2^{m-1} & \cdots & -1 \\ \vdots & \vdots & \ddots & \vdots \\ -1 & -1 & \cdots & 2^{m-1} \end{bmatrix}^{-1} = \begin{bmatrix} a+b & a & \cdots & a \\ a & a+b & \cdots & a \\ \vdots & \vdots & \ddots & \vdots \\ a & a & \cdots & a+b \end{bmatrix} \quad \dots (3)$$

【0107】以上の式(2)、式(3)において、たとえば、 $m=5$ (M系列の周期は31)、 $N=15$ とすると、 $a=1/32$ 、 $b=1/(32 \times 16)$ となる。こ

の場合、タップ係数 n は、次式(4)で算出される。すなわち、タップ係数 $n=$

$$(1/32) \times \text{相互相関}n + (1/512) \times \text{相互相関の総和} \quad \dots (4)$$

となる。

【0108】以上説明したように、本実施の形態5によれば、受信された系列とあらかじめ用意されたトレーニング系列との相互相関により相互相関値を推定した後、その推定された相互相関値についてあらかじめ決められた期間に渡って総和を求め、あらかじめ決められた期間の各時刻における相互相関値をシフトしたものに総和をシフトしたもので重み付けする。これにより、特定の系列すなわちM系列により正規方程式の演算を加算操作およびシフト操作だけで行うことができるので、必要最小限の回路規模で推定精度の高い伝送路特性を取得することが可能である。

【0109】また、推定された相互相関値について相関器4のタップ数と同一個数の相互相関値の総和を求めるようにしたので、伝送路特性の推定精度を高く維持することが可能である。

【0110】また、M系列を用いたので、遅延が0時すなわち自己相関0のみ $2^m - 1$ (m は自然数)となり、それ以外は-1となることから、周期性を得ることができる。これにより、演算を実現する回路構成を簡易化することが可能である。

【0111】以上、この発明を実施の形態1~5により説明したが、この発明の主旨の範囲内で種々の変形が可能であり、これらをこの発明の範囲から排除するものではない。

【0112】

【発明の効果】以上説明したように、この発明によれば、受信された系列とあらかじめ用意されたトレーニング系列との相互相関により伝送路特性を推定した後、受信系列と推定した伝送路特性をもとに受信側で作成した受信系列の推定値との誤差が小さくなるようにその伝送路特性を補正するようにしたので、トレーニング系列の自己相関関数のサイドローブによる推定精度の劣化が

抑圧され、これにより、小さな回路構成で推定精度の高い伝送路特性を取得することが可能な伝送路推定装置が得られるという効果を奏する。

【0113】つぎの発明によれば、受信された系列とあらかじめ用意されたトレーニング系列との相互相関により伝送路特性を推定した後、受信系列と推定した伝送路特性をもとに受信側で作成した受信系列の推定値との誤差が小さくなるようにその伝送路特性を補正して、さらにその伝送路特性から雑音成分を除去するようにしたので、トレーニング系列の自己相関関数のサイドローブによる推定精度の劣化が抑圧されることに加えて雑音の影響が緩和され、これにより、必要最小限の回路規模で推定精度の高い伝送路特性を取得することが可能な伝送路推定装置が得られるという効果を奏する。

【0114】つぎの発明によれば、受信された系列とあらかじめ用意されたトレーニング系列との相互相関により伝送路特性を推定した後、その伝送路特性から雑音成分を除去して、受信系列と推定した伝送路特性をもとに受信側で作成した受信系列の推定値との誤差が小さくなるようにその伝送路特性を補正するようにしたので、雑音の影響が緩和されることに加えてトレーニング系列の自己相関関数のサイドローブによる推定精度の劣化が抑圧され、これにより、必要最小限の回路規模で推定精度の高い伝送路特性を取得することが可能な伝送路推定装置が得られるという効果を奏する。

【0115】つぎの発明によれば、最小自乗平均アルゴリズムを用いて、受信された系列と推定した伝送路特性をもとに受信側で作成した受信系列の推定値との誤差が小さくなるように伝送路特性を補正するようにしたので、高速に誤差を収束させることが可能な伝送路推定装置が得られるという効果を奏する。

【0116】つぎの発明によれば、受信された系列とあらかじめ用意されたトレーニング系列との相互相関によ

り伝送路特性を推定した後、その伝送路特性から雑音成分を除去するようにしたので、サイドロープの影響や雑音の影響が緩和され、これにより、小さな回路構成で推定精度の高い伝送路特性を取得することが可能な伝送路推定装置が得られるという効果を奏する。

【0117】つぎの発明によれば、伝送路特性を表すタップ係数について、その全電力を α ($0 < \alpha < 1$) 倍した結果以下の電力をもつタップ係数をゼロに固定するようにしたので、微小な電力を有するタップ係数を強制的に排除することが可能な伝送路推定装置が得られるという効果を奏する。

【0118】つぎの発明によれば、受信された系列と推定した伝送路特性をもとに受信側で作成した受信系列の推定値との誤差が小さくなるように、両系列の相互相関により推定された伝送路特性を補正するようにしたので、トレーニング系列の自己相関関数のサイドロープによる推定精度の劣化が抑圧され、これにより、伝送路推定装置内において小さな回路構成で推定精度の高い伝送路特性を取得することが可能な伝送路推定装置が得られるという効果を奏する。

【0119】つぎの発明によれば、受信された系列とあらかじめ用意されたトレーニング系列との相互相関により相互相関値を作成した後、その作成された相互相関値についてあらかじめ決められた期間に渡って総和を求め、その総和で、あらかじめ決められた期間の各時刻における相互相関値それぞれに重み付けするようにしたので、あらかじめ決められたトレーニング系列により正規方程式の演算を加算操作で行うことができ、これにより、必要最小限の回路規模で推定精度の高い伝送路特性を取得することが可能な伝送路推定装置が得られるという効果を奏する。

【0120】つぎの発明によれば、受信された系列とあらかじめ用意されたトレーニング系列との相互相関により相互相関値を作成した後、その作成された相互相関値についてあらかじめ決められた期間に渡って総和を求め、あらかじめ決められた期間の各時刻における相互相関値をシフトしたものに総和をシフトしたもので重み付けするようにしたので、あらかじめ決められたトレーニング系列により正規方程式の演算を加算操作およびシフト操作だけで行うことができ、これにより、必要最小限の回路規模で推定精度の高い伝送路特性を取得することが可能な伝送路推定装置が得られるという効果を奏する。

【0121】つぎの発明によれば、作成された相互相関値についてタップ数と同一個数の相互相関値の総和を求めるようにしたので、伝送路特性の推定精度を高く維持することが可能な伝送路推定装置が得られるという効果を奏する。

【0122】つぎの発明によれば、あらかじめ用意されたトレーニング系列をM系列としたので、遅延が0時す

なわち自己相関0のみ $2^m - 1$ (mは自然数)となり、それ以外は-1となることから、周期性を得ることができ、これにより、演算を実現する回路構成を簡易化することが可能な伝送路推定装置が得られるという効果を奏する。

【0123】つぎの発明によれば、受信された系列と推定した伝送路特性をもとに受信側で作成した受信系列の推定値との誤差が小さくなるように両系列の相互相関により推定された伝送路特性を補正して、さらにその伝送路特性から雑音成分を除去するようにしたので、トレーニング系列の自己相関関数のサイドロープによる推定精度の劣化が抑圧されることに加えて雑音の影響が緩和され、これにより、伝送路推定装置内において必要最小限の回路規模で推定精度の高い伝送路特性を取得することが可能な伝送路特性補正装置が得られるという効果を奏する。

【0124】つぎの発明によれば、受信された系列と推定した伝送路特性をもとに受信側で作成した受信系列の推定値との誤差が小さくなるように両系列の相互相関により推定された伝送路特性から雑音成分を除去して、受信系列と推定した伝送路特性をもとに受信側で作成した受信系列の推定値との誤差が小さくなるようにその伝送路特性を補正するようにしたので、雑音の影響が緩和されることに加えてトレーニング系列の自己相関関数のサイドロープによる推定精度の劣化が抑圧され、これにより、伝送路推定装置内において必要最小限の回路規模で推定精度の高い伝送路特性を取得することが可能な伝送路特性補正装置が得られるという効果を奏する。

【0125】つぎの発明によれば、最小自乗平均アルゴリズムを用いて、受信された系列と推定した伝送路特性をもとに受信側で作成した受信系列の推定値との誤差が小さくなるように伝送路特性を補正するようにしたので、伝送路推定装置内において高速に誤差を収束させることが可能な伝送路特性補正装置が得られるという効果を奏する。

【0126】つぎの発明によれば、受信された系列と推定した伝送路特性をもとに受信側で作成した受信系列の推定値との誤差が小さくなるように受信系列とトレーニング系列の相互相関により推定された伝送路特性から雑音成分を除去するようにしたので、小さいサイドロープの影響や雑音の影響が緩和され、これにより、伝送路推定装置内において小さな回路構成で推定精度の高い伝送路特性を取得することが可能な伝送路特性補正装置が得られるという効果を奏する。

【0127】つぎの発明によれば、伝送路特性を表すタップ係数について、その全電力を α ($0 < \alpha < 1$) 倍した結果以下の電力をもつタップ係数をゼロに固定するようにしたので、伝送路推定装置内において微小な電力を有するタップ係数を強制的に排除することが可能な伝送路特性補正装置が得られるという効果を奏する。

【0128】 つぎの発明によれば、推定された相互相関値についてあらかじめ決められた期間に渡って総和を求め、あらかじめ決められた期間の各時刻における相互相関値をシフトしたものに総和をシフトしたもので重み付けするようにしたので、あらかじめ決められたトレーニング系列により正規方程式の演算を加算操作およびシフト操作だけで行うことができ、これにより、必要最小限の回路規模で推定精度の高い伝送路特性を取得することが可能な伝送路特性補正装置が得られるという効果を奏する。

【0129】 つぎの発明によれば、あらかじめ用意されたトレーニング系列をM系列としたので、遅延が0時すなわち自己相関0のみ $2^m - 1$ (mは自然数) となり、それ以外は-1となることから、周期性を得ることができ、これにより、演算を実現する回路構成を簡易化することが可能な伝送路特性補正装置が得られるという効果を奏する。

【図面の簡単な説明】

【図1】 本発明の実施の形態1による伝送路推定装置の一構成例を示すブロック図である。

【図2】 図1に示した伝送路推定装置の0タップ固定実行部の一構成例を示すブロック図である。

【図3】 実施の形態1においてタップ係数の補正結果をグラフ化して示す図である。

【図4】 本発明の実施の形態2による伝送路推定装置の一構成例を示すブロック図である。

【図5】 実施の形態2においてタップ係数の補正結果をグラフ化して示す図である。

【図6】 本発明の実施の形態3による伝送路推定装置

の一構成例を示すブロック図である。

【図7】 実施の形態3においてタップ係数の補正結果をグラフ化して示す図である。

【図8】 本発明の実施の形態4による伝送路推定装置の一構成例を示すブロック図である。

【図9】 実施の形態4においてタップ係数の補正結果をグラフ化して示す図である。

【図10】 本発明の実施の形態5による伝送路推定装置の一構成例を示すブロック図である。

【図11】 一般的な適応等化器の一構成例を示すブロック図である。

【図12】 従来における伝送路推定装置の一構成例を示すブロック図である。

【図13】 従来における伝送路推定装置の他の構成例を示すブロック図である。

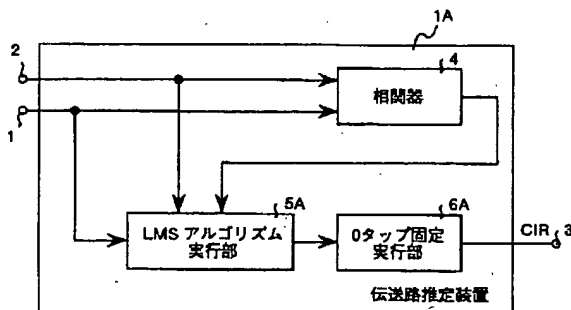
【図14】 従来例によるトレーニング系列の自己相関特性を示し、同図(a)はサイドローブが存在しない自己相関特性を示す図であり、同図(b)はサイドローブが存在する自己相関特性を示す図である。

【図15】 従来における伝送路推定装置の一構成例を示すブロック図である。

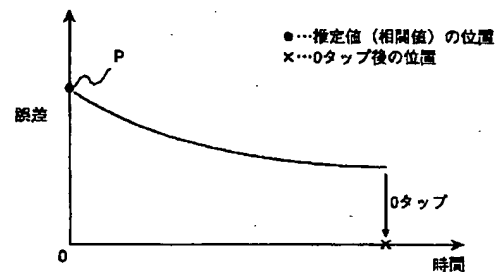
【符号の説明】

1 トレーニング系列入力端子、1A~1E 伝送路推定装置、2 受信系列入力端子、3 タップ係数出力端子、4 相関器、5 LMSアルゴリズム実行部、6 0タップ固定実行部、8 CIR電力計算部、9 乗算器、10 比較器、20 個別ビットシフト回路、21 総和ビットシフト回路、22 総和作成回路、23 個別加算回路。

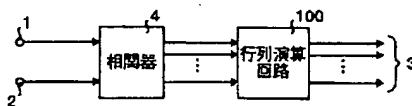
【図1】



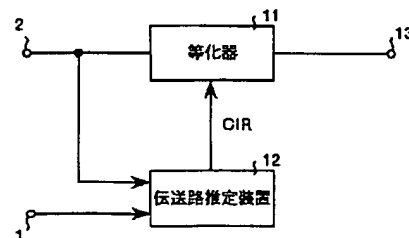
【図3】



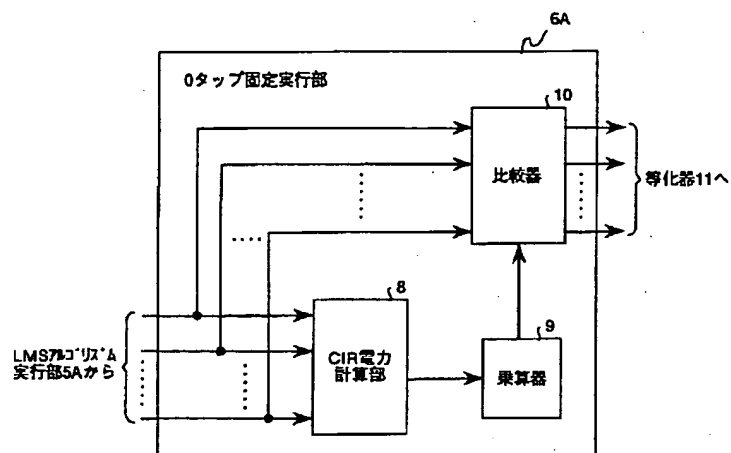
【図13】



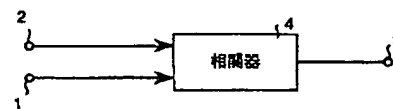
【図11】



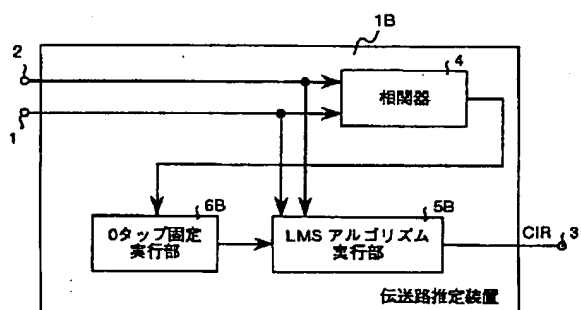
【図 2】



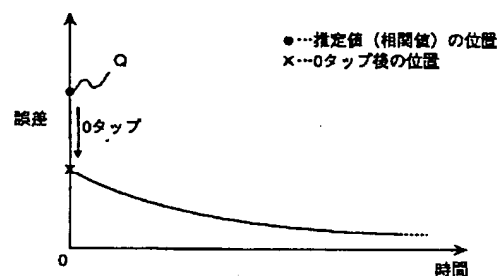
【図 15】



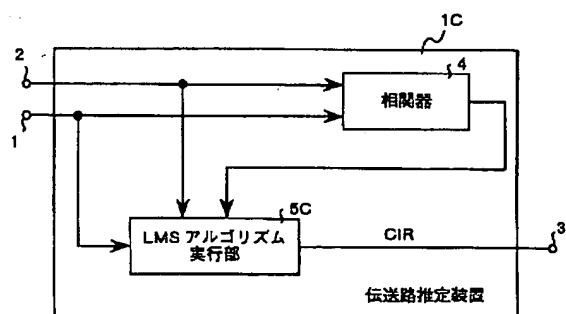
【图4】



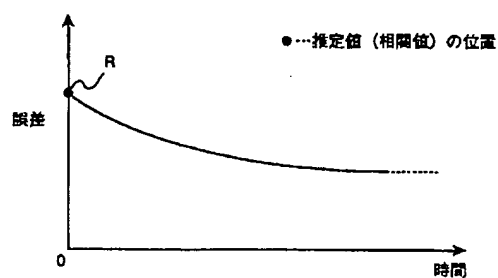
【図 5】



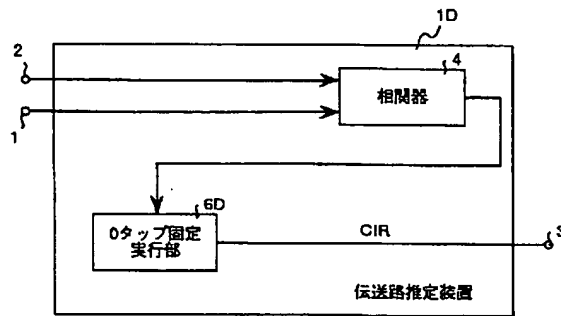
【图 6】



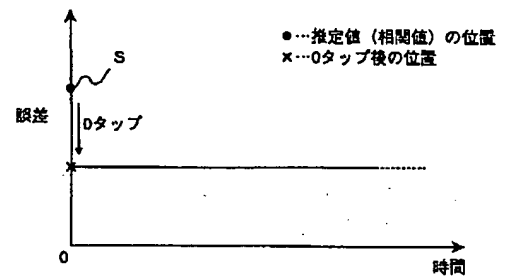
【图 7】



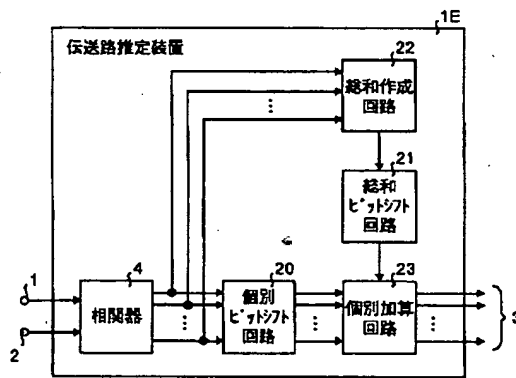
【図 8】



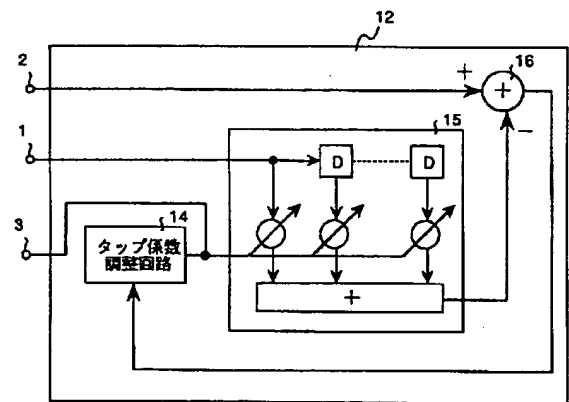
【図 9】



【図 10】

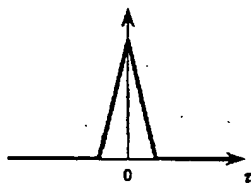


【図 12】

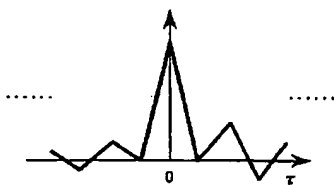


【図 14】

(a)



(b)



フロントページの続き

(72)発明者 村上 圭司

東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内

(72)発明者 三宅 真

東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内